**А1-1 Плюсы и минусы непосредственной адресации?**

Непосредственная – в адресном поле вместо адреса сам операнд.

Минусы – не каждый операнд можно передать непосредственно – адр. часть команды как правило меньше машинного слова. 50-60% - до 8 бит, 70-80% - до 16 бит.

Плюсы – малое время выполнения команды, экономия памяти.

**А1-2 Какой тип адресации используется в команде, опишите словами, что происходит при выполнении команды Add R4,(R1). Ответы: регистровая, непосредственная, базовая со смещением, косвенная регистровая, индексная, прямая, косвенная, автоинкрементная, автодекрементная, индексная со смещением и масштабированием**

Косвенная регистровая адресация – адресное поле указывает на номер регистра, содержащего операнд. При косвенной регистровой адресации искомый операнд берется из памяти или отправляется в память, но адрес не фиксируется жестко в команде, как при прямой адресации, а находится в регистре.

R4 <- R4+M[R1]

Используется для обращения по указателю или вычисленному адресу.

**А1-3** **В чем разница (аппаратная, логическая) между микросхемами DRAM и SRAM?**

Статическое ОЗУ (Static RAM, SRAM) конструируется с использованием D-триггеров. Информация в ОЗУ сохраняется на протяжении всего времени, пока к нему подается питание. Статическое ОЗУ работает очень быстро.

В динамическом ОЗУ (Dynamic RAM, DRAM), напротив, триггеры не используются. Динамическое ОЗУ представляет собой массив ячеек, каждая из которых содержит транзистор и крошечный конденсатор. Динамическое ОЗУ требует более сложного сопряжения, чем статическое. Динамическое ОЗУ имеет очень высокую плотность записи. Однако динамические ОЗУ работают очень медленно.

**А1-4** **Что подразумевается под «прямым» методом доступа к памяти?**

Если контроллер считывает данные из памяти или записывает их в память без участия центрального процессора, то говорят, что осуществляется прямой доступ к памяти.

Каждая запись имеет уникальный адрес, отражающий ее физическое размещение на носителе информации. Обращение - адресный доступ к началу записи и последующий последовательный доступ к единице информации внутри записи.

**А1-5** **Какой блок ЭВМ формирует сигналы RAS и CAS? За что они отвечают? В чем выигрыш то их применения, - проигрыш?**

Сигналы RAS и CAS формируются блоком памяти компьютера. Они отвечают за адресацию ячеек памяти и организацию доступа к данным. В основном, эти сигналы применяются в динамической оперативной памяти (DRAM).

Сигнал RAS указывает на начало адреса строки в матрице ячеек памяти DRAM. Сигнал CAS указывает на начало адреса столбца в выбранной строке матрицы ячеек памяти DRAM.

Преимущества :

* Плотность хранения. Матричная организация DRAM с RAS и CAS позволяет эффективно упаковывать ячейки памяти/
* Экономия ресурсов

Недостатки:

* Увеличение времени доступа
* Сложность управления

**А2-1** **Плюсы и минусы прямой адресации?**

Прямая – адресный код прямо указывает номер ячейки памяти операнда.

Плюсы – простота.

Минусы – ограниченный размер адресного пространства, адрес в команде не может быть изменён в процессе вычислений -> ограничение на размещение программы в ОЗУ.

**А2-2 Какой тип адресации используется в команде, опишите словами, что происходит при выполнении команды Add R1,(1000). Ответы: регистровая, непосредственная, базовая со смещением, косвенная регистровая, индексная, прямая, косвенная, автоинкрементная, автодекрементная, индексная со смещением и масштабированием**

Прямая (абсолютная) адресация – адресный код прямо указывает номер ячейки памяти операнда.

R1 <- R1+M[1000]

Иногда полезна для обращения к статическим данным

**А2-3** **В чем заключается выигрыш от применения расщепленного логического адреса ЗЭ на два адреса, сопровождаемые сигналом RAS и CAS?**

Сигналы RAS и CAS определяют, какие строки и столбцы будут выбраны для операций чтения или записи, что обеспечивает эффективное управление памятью.

Расщепленный логический адрес позволяет организовывать матрицу ячеек памяти, что приводит к высокой плотности хранения данных.

Применение RAS и CAS позволяет управлять доступом к данным с использованием ограниченного числа сигналов.

Задание адреса в виде строки и столбца с сигналами RAS и CAS позволяет обращаться к ячейкам памяти произвольным образом, что важно для многих приложений и алгоритмов.

Повышение производительности памяти.

**А2-4** **Принципы формирования иерархии памяти?**

Уровни иерархии тесно связаны – все данные на одном уровне продублированы так же на более низком уровне, все данные с более низкого уровня – на следующем нижележащем уровне.

Принцип локальности по обращению. Адрес очередной команды – либо следует либо расположен рядом с текущей (локальность по адресу). Данные как правило так же структурируются (лок-сть по данным).

**А2-5** **Почему в DDR (как и в SDR)-памяти частоты ядра и буферов ввода-вывода совпадают, а в DDR2 (как и в DDR3) – нет?**

В SDR данные считываются/записываются один раз за каждый цикл тактового сигнала. Это означает, что частота ядра (процессора) и частота ввода-вывода (I/O) памяти совпадают, и каждый такт используется для передачи данных.

В случае DDR и его последующих версий (DDR2, DDR3 и т.д.), каждый цикл тактового сигнала может использоваться для передачи данных в обоих фронтах (по возрастанию и по убыванию сигнала тактового сигнала). Это позволяет удвоить пропускную способность памяти.

**А3-1** **Плюсы и минусы регистровой адресации?**

Регистровая – адресное поле указывает на номер регистра, содержащего операнд.

Плюсы – размер адресного поля 3-4 бита для 8-16 РОН. Исключение обращений к памяти.

Минусы – мало РОН.

**А3-2 Какой тип адресации используется в команде, опишите словами, что происходит при выполнении команды Add R1,100(R2)[R3]. Ответы: регистровая, непосредственная, базовая со смещением, косвенная регистровая, индексная, прямая, косвенная, автоинкрементная, автодекрементная, индексная со смещением и масштабированием**

Индексная со смещением и масштабированием – содержимое индексного регистра умножается на масштабирующий коэффициент и суммируется с Ас. Коэф. = 1,2,4,8 (Intel).

R1<-R1+M[100]+R2+R3\*d

Используется для индексации массивов

**А3-3** **В чем заключается выигрыш способа генерации «CAS перед RAS» по сравнению с другими способами?**

Применение этого порядка может уменьшить задержки и повысить эффективность доступа к данным.

Этот порядок может способствовать более быстрому доступу к данным, так как сигнал CAS активируется первым, что уменьшает время задержки до начала операции чтения или записи.

В случае случайного доступа к памяти, "CAS перед RAS" может оказаться более эффективным, так как позволяет начать передачу данных более быстро.

**А3-4** **Какие аппаратные отличия вы можете назвать обычной памяти SDRAM и многопортовой?**

Обычная SDRAM обычно имеет один порт для чтения и записи данных. Это означает, что в любой момент времени можно выполнять либо операцию чтения, либо операцию записи, но не обе одновременно.

Доступ к данным происходит последовательно, и обработка команд происходит пошагово в соответствии с тактовым сигналом.

Многопортовая память имеет более одного порта доступа, что позволяет одновременно выполнять несколько операций чтения и записи.

**А3-5** **Какие отличия SDRAM от асинхронных DRAM вы можете назвать?**

Кардинальные отличия SDRAM от асинхронных динамических ОЗУ можно свести к четырем положениям:

• синхронный метод передачи данных на шину;

• применение нескольких (двух или четырех) внутренних банков памяти;

• конвейерный механизм пересылки пакета;

• передача части функций контроллера памяти логике самой микросхемы.

**В1-1** **Плюсы и минусы косвенной адресации?**

Косвенная – ограниченное адресное поле указывает указывает адрес ячейки, содержащей полноразрядный адрес памяти операнда.

Плюсы – можно изменять адреса операндов в процессе вычислений, можно обращаться к памяти, не имея в команде полного адреса.

Минусы – двухкратное обращение к памяти.

**В1-2 Какой тип адресации используется в команде, опишите словами, что происходит при выполнении команды Add R1,(R2)+. Ответы: регистровая, непосредственная, базовая со смещением, косвенная регистровая, индексная, прямая, косвенная, автоинкрементная, автодекрементная, индексная со смещением и масштабированием**

Автоинкрементная

R1 <- R1+M[R2] R2 <- R2+d

Полезна для прохода в цикле по массиву с шагом: R2 - начало массива В каждом цикле R2 получает приращение d

**В1-3** **В чем заключается основная причина разделения адреса в DRAM?**

Разделение адреса в динамической оперативной памяти (DRAM) заключается в использовании двух частей (строки и столбца) в адресе для более эффективного доступа к данным. Разделение адреса улучшает производительность и позволяет более эффективно управлять операциями чтения и записи. Вот почему происходит разделение адреса:

DRAM организована в виде матрицы ячеек. Разделение адреса на строки и столбцы позволяет более эффективно управлять доступом к ячейкам памяти.

Разделение адреса позволяет компактно упаковывать ячейки памяти, что приводит к более высокой плотности хранения данных.

Когда происходит доступ к ячейке памяти, сначала активируется строка (Row Address Strobe - RAS), а затем столбец (Column Address Strobe - CAS). Этот порядок ускоряет доступ к данным, так как адресация происходит по строкам и столбцам.

Разделение адреса позволяет параллельно обрабатывать запросы на доступ к различным строкам и столбцам, что улучшает параллелизм операций чтения и записи.

**В1-4** **В чем заключается основная «проблема памяти» и каким образом ее решают?**

Проблема: память отстает по быстродействию от ЦП

Одной из основных проблем, с которой сталкиваются современные компьютерные системы, является "проблема памяти" или "расхождение скорости процессора и памяти". Эта проблема проявляется в том, что процессор, способный выполнять операции очень быстро, может сталкиваться с задержками при доступе к данным в оперативной памяти.

Решения проблемы памяти:

* Кэширование: Использование уровней кэша (L1, L2, L3) для временного хранения данных, близких к процессору, чтобы уменьшить время задержки при доступе к памяти.
* Предварительное извлечение данных
* Улучшенные архитектуры памяти
* Многоканальная память (Dual Channel, Quad Channel): Использование многоканальной архитектуры памяти, позволяющей более эффективно передавать данные между памятью и процессором.
* Использование буфера для хранения промежуточных данных

**В1-5** **В чем заключается смысл блочной организации памяти?**

Блочная организация памяти представляет собой структуру организации данных в памяти, в которой информация разделена на блоки фиксированного размера.

Блочная организация позволяет ускорять работу с памятью, а так же легко наращивать объём ЗУ.

Адресное пространство памяти разбито на группы последовательных адресов. Каждая такая группа обеспечивается отдельным банком памяти. Для обращения используется 9-разрядный адрес, семь младших разрядов которого (А6 - А0) поступают параллельно на все банки памяти и выбирают в каждом из них одну ячейку.

Два старших разряда адреса (А8, А7) содержат номер банка. Выбор банка обеспечивается либо с помощью дешифратора номера банка памяти, либо путем мультиплексирования информации рис. иллюстрирует оба варианта). В функциональном отношении такая ОП может рассматриваться как единое ЗУ, емкость которого равна суммарной емкости отдельных банков, а быстродействие – быстродействию отдельного банка.

**В2-1** **Плюсы и минусы косвенной регистровой по отношению к косвенной адресации?**

Косвенная регистровая – адресное поле указывает на номер регистра, содержащего операнд.

Плюсы аналогичны обычной косвенной адресации – можно изменять адреса операндов в процессе вычислений.

На одно обращение к памяти меньше.

**В2-2 Какой тип адресации используется в команде, опишите словами, что происходит при выполнении команды Add R1,&(R3). Ответы: регистровая, непосредственная, базовая со смещением, косвенная регистровая, индексная, прямая, косвенная, автоинкрементная, автодекрементная, индексная со смещением и масштабированием**

Косвенная – ограниченное адресное поле указывает указывает адрес ячейки, содержащей полноразрядный адрес памяти операнда.

R1 <- R1+M[M[R3]]

Если R3-адрес указателя p, то выбирается значение по этому указателю

**В2-3** **Чем отличается видеопамять (VRAM, WRAM, 3D-RAM) то обычной DRAM?**

В обычной DRAM доступ к данным осуществляется последовательно. VRAM, WRAM, 3D-RAM предоставляют более эффективные механизмы доступа к данным, такие как параллельный доступ к нескольким блокам данных, что ускоряет передачу информации.

Многие обычные DRAM имеют ограниченное количество портов доступа к данным. VRAM, WRAM, 3D-RAM обычно предоставляют несколько параллельных портов доступа к данным, что позволяет эффективно обрабатывать видео- и графические данные.

Видеопамять может поддерживать функции, позволяющие обновлять данные в памяти без перерисовки всего экрана.

Видеопамять может содержать специализированные механизмы кэширования и буферизации, адаптированные для требований графических приложений.

**В2-4** **В чем заключаются аппаратные различия микросхем DDR2 и DDR3 SDRAM?**

DDR2 работает на более низкой частоте, чем DDR3. Обычно имеет более низкую пропускную способность по сравнению с DDR3.

DDR2 имеет более высокое напряжение питания по сравнению с DDR3. Обычно, напряжение питания DDR2 составляет 1.8 вольта.

DDR2 обычно имеет меньшее количество банков памяти по сравнению с DDR3.

DDR2 встречается чаще в небуферизованных и нерегистрированных модулях памяти.

DDR3: Обычно используется с буферизованными (Registered) и зарегистрированными (ECC) модулями памяти.

**В2-5** **Назовите основные отличия синхронной динамической памяти от асинхронной.**

Синхронные ЗУ – все процессы осуществляются одновременно с тактовыми импульсами. Асинхронные – момент начала следующего действия определяется моментом завершения предыдущего.

**В3-1** **В чем суть адресации со смещением?**

Адресация со смещением – исп. адрес формируется суммированием содержимого адресного поля команды с содержимым одного или нескольких регистров ЦП.

Адресная часть включает как минимум одно поле Ак и содержит константу. Смысл константы может меняться – базовый адрес, либо смещение.

**В3-2 Какой тип адресации используется в команде, опишите словами, что происходит при выполнении команды Add R3,(R1+R2). Ответы: регистровая, непосредственная, базовая со смещением, косвенная регистровая, индексная, прямая, косвенная, автоинкрементная, автодекрементная, индексная со смещением и масштабированием**

Индексная – поле Ас содержит адрес памяти, регистр (явный/неявный) – смещение.

R3 <- R3+M[R1+R2]

Иногда полезна при работе с массивами: R1 - база, R3 – индекс

**В3-3** **Что подразумевается под «произвольным» методом доступа к памяти?**

Каждая ячейка памяти имеет уникальный физический адрес. Обращение к любой ячейке занимает одно и то же время и может проводиться в произвольной очередности. (ОЗУ).

**В3-4** **Какой принцип замещения ЗЭ лежит в основе большинства выпускаемых микросхем памяти? Какие плюсы от его применения?**

Большинство микросхем памяти использует принцип замещения, называемый "Least Recently Used" (LRU) или "Наименее Недавно Использованный". Принцип LRU предполагает, что при выборе, какую ячейку памяти замещать, выбирается та ячейка, которая дольше всего не использовалась.

Принцип LRU способствует улучшению локальности данных, так как, в теории, ячейки, которые дольше всего не использовались, скорее всего, не будут использованы в ближайшем будущем. Это может повысить эффективность использования кэша и уменьшить частоту промахов.

Использование принципа LRU может способствовать более эффективному использованию кэша или других уровней памяти, что в свою очередь может улучшить производительность системы.

Принцип LRU обладает определенной адаптивностью к изменяющимся образцам доступа к данным. Он может динамически реагировать на изменения в образце использования данных.

**В3-5** **В чем заключаются аппаратные различия микросхем DDR и DD3 SDRAM?**

DDR SDRAM имеет более низкие частоты работы по сравнению с более поздними версиями. Пропускная способность DDR ограничена более низкой частотой.

DDR обычно требует более высокое напряжение питания (например, 2.5V). DDR3 использует более низкое напряжение питания (например, 1.5V), что способствует снижению энергопотребления.

DDR обычно имеет меньшее количество банков памяти.

DDR обычно имеет меньшие пропускные способности шин данных и адреса.